

BUS MONITORING DEVICE

Patent Number: JP6324957
Publication date: 1994-11-25
Inventor(s): TAKAHATA KAZUKI
Applicant(s): MITSUBISHI ELECTRIC CORP
Requested Patent: ☐ JP6324957
Application Number: JP19930136643 19930514
Priority Number(s):
IPC Classification: G06F13/00; G06F11/30
EC Classification:
Equivalents:

Abstract

PURPOSE: To improve the utilizing ratio of a bus by providing a time-out detecting means which detects time-out at a time interval decided in advance corresponding to the kind of discriminated access.

CONSTITUTION: A decoder 103 which decodes a transfer type signal 101 and the address 102 of an access target and selects a timer in accordance with the kind of access, and the time-out detecting means 50 comprised of timers 104a-104c, a bus arbiter 108, AND gates 111a-111f, and an OR gate 112 are provided as discrimination means to discriminate the kind of access. When several kinds of access such as memory access and I/O access, etc., are performed, the detecting time of time-out for fast access such as the memory access and that for slow access such as the I/O access can be changed by the decoder 103 and the time-out detecting means 50 that is the discrimination means. Thereby, the optimum bus monitoring can be performed.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-324957

(43) 公開日 平成6年(1994)11月25日

(51) Int.Cl.⁵

G 0 6 F 13/00
11/30

識別記号

3 0 1 B

3 1 0 H 9290-5B

3 2 0 B 9290-5B

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 5 F D (全 10 頁)

(21) 出願番号 特願平5-136643

(22) 出願日 平成5年(1993)5月14日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 高島 一樹

神戸市兵庫区和田崎町1丁目1番2号 三

菱電機株式会社制御製作所内

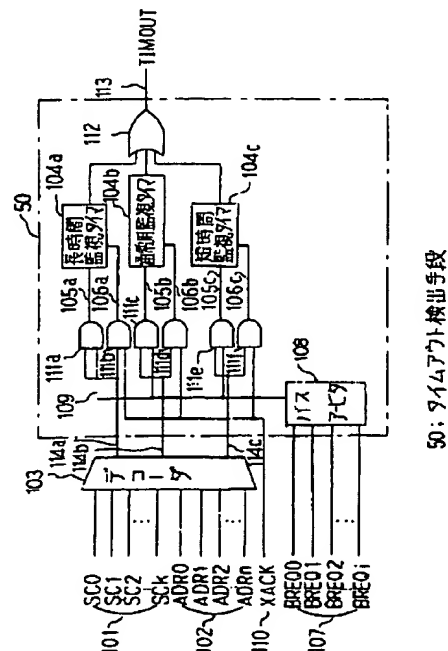
(74) 代理人 弁理士 宮園 純一

(54) 【発明の名称】 バス監視装置

(57) 【要約】

【目的】 アクセスの種類に合わせたタイムアウト検出ができ、バス使用率の向上を図ることができるバス監視装置を得ることを目的とする。

【構成】 タイムアウト検出時間の異なる複数のタイマ104a~104cと、アドレス102や転送種類を示す転送タイプ信号101よりアクセスの種類を識別するデコーダ103を備え、デコーダ103の出力に基づき、アクセスの種類に応じたタイマを選択するようにした。



【特許請求の範囲】

【請求項1】 バスマスタとなり得る複数の処理装置が共通バスに接続された情報処理装置に用いられ、上記処理装置が共通バスを介して他の装置をアクセスするためバスマスタとなることを要求するバス要求からアクセス終了までの時間間隔を計測し、予め定められた正常時の時間より長い場合にタイムアウトを検出するバス監視装置において、上記共通バス上のアクセス情報に基づきバス要求に係わるアクセスの種類を判別する判別手段と、判別したアクセスの種類に応じて予め定められた時間間隔でタイムアウトを検出するタイムアウト検出手段とを備えたことを特徴とするバス監視装置。

【請求項2】 バスマスタとなり得る複数の処理装置が共通バスに接続された情報処理装置に用いられ、上記処理装置が共通バスを介して他の装置をアクセスするためバスマスタとなることを要求するバス要求からアクセス終了までの時間間隔を計測し、予め定められた正常時の時間より長い場合にタイムアウトを検出するバス監視装置において、タイムアウト発生時、タイムアウト発生の原因となる装置を共通バスから切り離すためのバス切り離し信号を発生するバス切り離し信号発生手段を備えたことを特徴とするバス監視装置。

【請求項3】 バスマスタとなり得る複数の処理装置が共通バスに接続された情報処理装置に用いられ、上記処理装置が共通バスを介して他の装置をアクセスするためバスマスタとなることを要求するバス要求からアクセス終了までの時間間隔を計測し、予め定められた正常時の時間より長い場合にタイムアウトを検出するバス監視装置において、上記バスマスタが一定時間以上バスを占有することによりバス使用権優先順位の低い処理装置が一定時間バスの使用を待たされた場合、上記バスマスタのバス使用権を中断させるバス使用権制御手段を備えたことを特徴とするバス監視装置。

【請求項4】 バスマスタとなり得る複数の処理装置が共通バスに接続された情報処理装置に用いられ、上記処理装置が共通バスを介して他の装置をアクセスするためバスマスタとなることを要求するバス要求からアクセス終了までの時間間隔を計測し、予め定められた正常時の時間より長い場合にタイムアウトを検出するバス監視装置において、上記共通バス上の情報を記憶するための記憶手段と、当該記憶手段に共通バス上の情報を順次更新しながら繰り返し書き込み、タイムアウト発生時に上記書き込みを停止する記憶制御手段を備えたことを特徴とするバス監視装置。

【請求項5】 記憶手段に記憶する共通バス上の情報を選択、編集する選択編集手段を備えたことを特徴とする請求項第4項記載のバス監視装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、マルチプロセッサシ

テム等、バスマスタとなり得る複数の処理装置が共通バスに接続された情報処理装置に用いられるバス監視装置に関する。

【0002】

【従来の技術】 従来、この種の情報処理装置において、バスマスタとなり他の装置にアクセスするCPU等の処理装置（以下、要求エージェントと呼ぶ）や上記要求エージェントによって指定されたコモンメモリ等の装置（以下、応答エージェントと呼ぶ）以外の第三者的立場によるバス監視の方法は、特開平2-257251号公報に示される従来の情報処理装置のように、バスマスタのストール時、すなわち故障時、バスタイムアウト監視を行い、その時の共通バスの情報を格納するものであった。図7に従来のバス監視装置を示す。図において、604は共通バスに接続された各CPU（図示せず）の要求エージェントがバスマスタになることを要求するバス要求信号（ $BREQ_i$ 、 $i=0, 1, 2, \dots$ ）、601は各々のバス要求信号604の論理和入力部、606はアドレス（ ADR_n 、 $n=0, 1, 2, \dots$ ）、607はデータ（ DAT_m 、 $m=0, 1, 2, \dots$ ）、608aはメモリリードコマンド（ $MRDc$ ）、608bはメモリライトコマンド（ $MWtc$ ）、608cは入出力リードコマンド（ $IORc$ ）、608dは入出力ライトコマンド（ $IOWc$ ）、609はバス要求の中で最も優先順位の高い要求エージェントにバスの使用権を与えるバス優先度入力（ $BPRNI$ ）、602は共通バス上の上記バス要求信号604、アドレス606、データ607、各コマンド608a～608d及びバス優先度入力609を8本のポート入力に分けるマルチプレクサ部、605はアクセスが終了したことを示す転送応答信号（ $XACK$ ）、603はROM、RAM、入出力ポート及びタイマを1チップに組み込んだ1チップCPUで、バス要求信号604と転送応答信号605の時間間隔を計測し、予め定められた正常時の時間より長い場合はその時のアドレス、データ、各コマンド、バス要求信号、バス優先度入力をマルチプレクサ部602を通じて入力し、バス要求信号から異常を起こした要求エージェントを判断し、アドレス、データ、及びコマンドの情報からどのアドレスに対してどういうデータをメモリライト、入出力ライトしたのか、或いはメモリリード、入出力リードしたのかのエラー情報の入手、加工等を行うものである。

【0003】 次に動作について説明する。1チップCPU603が論理和入力部601からのバス要求信号604とアクセスが終了したことを示す転送応答信号605の時間間隔を計測し、予め定められた正常時の時間よりその時間間隔が長い場合にタイムアウトを検出する。また、その時のアドレス606、データ607、各コマンド608a～608d、バス要求信号604、及びバス優先度入力609をマルチプレクサ部602を通じて時

分割に入力し、バス要求信号から異常を起こしたCPUのモジュールを判断し、アドレス606、データ607、各コマンド608a~608dの情報からどのアドレスに対してどのようなデータをメモリライトまたは入出力しようとしたのか、或いはどのアドレスに対してメモリリードまたは入出力リードしようとしたのかといったエラー情報の入手を行うことにより、第三者的立場によるバス監視とタイムアウト発生時のエラー情報の入手を可能としている。

【0004】

【発明が解決しようとする課題】図7に示すような従来のバス監視装置では、半導体メモリをアクセスするため高速アクセス可能なメモリアクセスとディスク装置等をアクセスするため比較的アクセス時間を要するIO（入出力）アクセスのようにアクセス時間が異なる場合においても、タイムアウト検出用のタイマが一個しか用いられていない為に、低速なものに合せた単一の検出時間しか設定できず、メモリアクセスのように本来アクセス時間が速い対象に関しても、タイムアウト検出に時間がかかり、バスの使用率が低下する。また、タイムアウトを検出しても検出の報告とエラー情報の入手のみであり、エージェントのバスからの切り離しはそれぞれのエージェントにより行われるため、故障した要求エージェント或いは応答エージェントのバスからの切り離しシーケンス自体に異常があった場合、前記故障した要求エージェント或いは応答エージェントがシステムに悪影響を及ぼすのを防ぐことができない。また、タイムアウトの検出が要求エージェント或いは応答エージェントの異常の場合のみであるために、バス使用権優先度の高い要求エージェントにバスが占有され、低優先度の要求エージェントは長時間バスの使用を待たされることがある。さらに、バス情報の入手がエラー発生時点のみであるために、それ以前の誤った転送プロトコル等によるタイムアウトの発生を知ることができないなどという問題がある。

【0005】この発明は上記のような課題を解決するためになされたものであり、アクセス（転送）の種類毎にタイムアウト検出時間を設定でき、またタイムアウトエラーの要因となる要求エージェント或いは応答エージェントを第三者的立場によりバスから切り離すことができ、またバス使用権の高い要求エージェントがバスの使用を長時間独占することを防ぐことが可能であり、またタイムアウト検出までのバスの情報を一定量収集可能とすることを目的とする。

【0006】

【課題を解決するための手段】この発明の請求項1に係るバス監視装置は、共通バス上のアクセス情報に基づきバス要求に係わるアクセスの種類を判別する判別手段と、判別したアクセスの種類に応じて予め定められた時間間隔でタイムアウトを検出するタイムアウト検出手段

とを備えたものである。

【0007】また、請求項2に係るバス監視装置は、タイムアウト発生時、タイムアウト発生の原因となる装置を共通バスから切り離すためのバス切り離し信号を発生するバス切り離し信号発生手段を備えたものである。

【0008】また、請求項3に係るバス監視装置は、バスマスタが一定時間以上バスを占有することによりバス使用権優先順位の低い処理装置が一定時間バスの使用を待たされた場合、上記バスマスタのバス使用権を中断させるバス使用権制御手段を備えたものである。

【0009】また、請求項4に係るバス監視装置は、共通バス上の情報を記憶するための記憶手段と、当該記憶手段に共通バス上の情報を順次更新しながら繰り返し書き込み、タイムアウト発生時に上記書き込みを停止する記憶制御手段を備えたものである。

【0010】さらに、請求項5では、上記記憶手段に記憶する共通バス上の情報を選択、編集する選択編集手段を備えたものである。

【0011】

20 【作用】この発明の請求項1におけるバス監視装置では、アクセスの種類を判別する判別手段と、アクセスの種類に応じたタイムアウト検出手段により、例えば、メモリアクセスやIOアクセスなどの幾通りかのアクセスがある場合、メモリアクセスのように高速なアクセスに対するタイムアウトの検出時間とIOアクセスのように低速なアクセスに対するタイムアウトの検出時間を変えることができる。

30 【0012】また、請求項2におけるバス監視装置では、バス切り離し信号発生手段により、異常の発生した装置が自らバスを切り離すことが不可能になった場合でも第三者的立場により切り離すことができる。

40 【0013】また、請求項3におけるバス監視装置では、バス使用権制御手段により、バス使用権優先度の低い処理装置がバスの使用を長く待たされることがなくなる。

50 【0014】また、請求項4におけるバス監視装置では、タイムアウト発生までは更新しながら書き込みを繰り返し、タイムアウト発生時に書き込みを停止する記憶制御手段により、タイムアウト発生までの一定量の情報を収集することが可能となる。

【0015】さらに、請求項5では、上記収集情報を選択、編集する選択編集手段により、収集情報を任意に選択でき、収集情報の種類を少なくすれば、より長い期間の情報を収集可能となる。

【0016】

【実施例】以下、図面に基づき、本発明を詳細に説明する。図1は、本発明によるバス監視装置を含む情報処理装置の全体構成図であり、図において、1は複数の要求エージェント21、22と応答エージェント3、さらに本発明に係るバス監視装置4を接続する共通バス（例え

ばIEEE796標準のMULTIBUS等)であり、それぞれの装置は共通バス1に含まれるアドレス及びデータ線とバス要求信号やバス使用許可を意味するグラント信号、バス切り離し信号などの各装置を制御するための制御信号により接続される。21、22はバスマスタとなり得るCPU等の要求エージェントであり、例えばコモンメモリや入出力(I/O)制御装置のような応答エージェント3に対してアクセスの要求がある時は、共通バス1上のバス要求信号をアサートし、本発明に係るバス監視装置4よりグラント信号が出力されることにより初めて共通バス1を通じて他の装置に対してアクセスが可能となる。また、要求エージェント或いは応答エージェントが故障することによりタイムアウトが検出された場合、バス監視装置4よりバス切り離し信号をアサートすることにより、故障したエージェントを共通バス1から切り離すことが可能となる。なお、バスマスタとなり得る処理装置としては、上記CPU以外にも、DMAコントローラや入出力(I/O)制御装置等がある。以下、本発明に係るバス監視装置4の各実施例を図について説明する。

【0017】実施例1. 図2は本実施例のバス監視装置の構成を示すブロック図である。図2において、101は現在行われている転送(アクセス)タイプを識別するための転送タイプ信号(SCk、k=0、1、2、...)であり、従来からあるメモリリードコマンド、メモリライトコマンド、入出力リードコマンド、入出力ライトコマンド等を用いることができる。102はアクセス対象を識別するためのアドレス(ADRn、n=0、1、2、...)、103はアクセスの種類を判別する判別手段として、転送タイプ信号101とアクセス対象のアドレス102をデコードし、アクセスの種類に応じたタイマを選択するデコーダ、104a、104b、104cはそれぞれ長時間監視タイマ、通常用監視タイマ、短時間監視タイマ、105a、105b、105cはそれぞれ長時間監視タイマ104aの起動信号(TIMSTR1)、通常用監視タイマ104bの起動信号(TIMSTR2)、短時間監視タイマ104cの起動信号(TIMSTR3)、106a、106b、106cはそれぞれ長時間監視タイマ104aのリセット信号(TIMRST1)、通常用監視タイマ104bのリセット信号(TIMSTR2)、短時間監視タイマ104cのリセット信号(TIMSTR3)、107は共通バスに接続される要求エージェントがバスの使用を要求するバス要求信号(BREQi、i=0、1、2、...)、108はバス要求信号(BREQi)107より予め定められた優先度に基づきバス使用権を与える要求エージェントを調停するバスアービタ、109はバスアービタ108より出力される転送開始通知信号(TRNSTR)、110はバス使用権を得た要求エージェントが転送(アクセス)終了した際に出力する転送終了信号

(XACK)、111a、111b、111c、111d、111e、111fは前記3個のタイマ104a~104cの起動信号及びリセット信号を制御するための論理積ゲート、112は前記3個のタイマ104a~104cより出力されるタイムアウト信号を入力し、それらの論理和をとってタイムアウト発生信号(TIMOUT)113を出力する論理和ゲート、114a、114b、114cは前記デコーダ103より論理積ゲート111a~111fに出力されるタイマ選択信号(TIMSEL1、TIMSEL2、TIMSEL3)を示す。上記各タイマ104a~104c、バスアービタ108、各論理積ゲート111a~111f及び論理和ゲート112により、タイムアウト検出手段50が実現されている。

【0018】また、図3にタイムアウト検出までのタイミングチャートを示す。図3において、信号名は図2に示したものと同一信号を示す。

【0019】次に動作について説明する。本バス監視装置は、図2、図3に示すように要求エージェントが出力するバス要求信号(BREQi)107がバスアービタ108に入力されることにより、バス優先度の高い要求エージェントの転送が開始されたと判断し転送開始通知信号(TRNSTR)109を出力する。次に、予め転送タイプやアクセス対象アドレスごとに、通常の時間で転送可能なもの、転送に長時間必要なもの、転送が短時間で済むものに分類が設定されたデコーダ103に、転送タイプ信号(SCk)101、及びアクセス対象のアドレス(ADRn)102が入力され、その分類により3本のタイマ選択信号(TIMSEL1、TIMSEL2、TIMSEL3)114a、114b、114cのうちのいずれか(図3のタイミングチャートでは通常用監視タイマ104bを選択するタイマ選択信号(TIMSEL2)114b)が出力される。そしてタイマを起動するための論理積ゲート111a、111c、111eを介して、転送が開始されている場合のみ選択されたタイマにタイマ起動信号(図3のタイミングチャートではタイマ起動信号(TIMSTR2)105b)が入力されることにより時間監視が始まる。また、バス使用権を得た要求エージェントが転送を終了したときに出力する転送終了信号(XACK)110が入力されることにより、タイマをリセットするための論理積ゲート111b、111d、111fを介し、タイマ選択信号により選択されたタイマのみリセット信号(図3のタイミングチャートではタイマリセット信号(TIMRST2)106b)によりリセットされる。また、図3のタイミングチャートに点線で示すように、予め設定された監視時間を越えても転送終了信号(XACK)110が入力されない場合には、起動されたタイマよりタイムアウト信号が出力され、論理和ゲート112を介しタイムアウト発生信号(TIMOUT)113が出力される。このよ

うにアクセス(転送)の種類を識別するデコーダ103と複数種のタイマ104a~104cを用いることにより最適なバス監視ができる。ここで、通常の時間で転送可能なものとしては、例えば、入出力装置のうち比較的高速なハードディスク装置等があり、転送に長時間必要なものとしては、例えば入出力装置のうち低速なフロッピーディスク装置や光磁気ディスク装置の書き込み等があり、転送が短時間で済むものとしては半導体メモリからなるコモンメモリ等がある。なお、入出力装置のうちのハードディスク装置とフロッピーディスク装置や光磁気ディスク装置の区別はアドレスをデコードすることにより行うことができ、また、光磁気ディスク装置の読み書きの区別は転送タイプ信号としての入出力リードコマンド、入出力ライトコマンドをデコードすることにより行うことができる。なお、本実施例では3種類のタイマを用いた場合について示したが、これはシステムに応じて決定されるべきものであり、また、1個のタイマでタイムアウト時間を可変にするようにしてもよい。

【0020】実施例2。また、図4は、図2のものに、どの要求エージェントにバスの使用権を渡したか示すバスアービタ108からのグラント信号(BGRNTi、i=0, 1, 2, ...)301とタイムアウト発生信号(TIMOUT)113との論理積をとり、タイムアウトの起きた要求エージェントのみバスから切り離すためエージェント毎に一本ずつ設けられたバス切り離し信号(BCUTi、i=0, 1, 2, ...)303を出力する論理積ゲート3020, 3021, 3022, ...302iを新たに追加したものである。これにより、タイムアウトの検出と同時に異常の起きた要求エージェントをバスから自動的に切り離すことができ、システムへ悪影響を与えるのを未然に防ぐことが可能となる。ここで、上記バスアービタ108及び各論理積ゲート3020~302iによりバス切り離し信号発生手段51が実現されている。なお、本実施例では要求エージェントのみをバスから切り離せるようにしたが、アドレス102に基づき応答エージェントを切り離せるようにすることも可能である。

【0021】実施例3。また、図5は、図2のものに、バス使用権優先順位の低いエージェントがバスを使用することを待たされている時間を監視するための待ち時間監視タイマ401と、バス要求信号(BREQi)107とバスアービタ108からのグラント信号301に基づき、バス使用権優先順位の高い要求エージェントがバスを使用している間に優先順位の低い要求エージェントからバス要求信号が入力された場合に上記待ち時間監視用タイマ401を起動するための待ち時間監視タイマ起動信号403及び上記高優先順位の要求エージェントのバスの使用が終了した場合に上記監視タイマ401をリセットするための待ち時間監視タイマリセット信号404を出力する待ち時間監視タイマ制御ロジック402

と、要求エージェントにバスの使用権を与える場合のみバスアービタ108から出力されるグラント信号(BGRNTi)301を待ち時間監視タイマ401からのタイムアウト信号により制御するための論理積ゲート4050, 4051, 4052, ...405iを付加したものである。なお、待ち時間監視タイマ401のタイムアウト信号はインバータ406を介して各論理積ゲート4050~405iに入力される。以上により、低優先順位の要求エージェントが待ち時間監視タイマ401に設定されている監視時間以上待たされる場合のみ、高優先順位の要求エージェントに与えたバス使用権を中断させることができるので、バス使用権をより低優先順位の要求エージェントに譲ることが可能となり、バスの独占を防ぐことが可能となる。ここで、上記バスアービタ108、待ち時間監視タイマ401、待ち時間監視タイマ制御ロジック402、各論理積ゲート4050~405i及びインバータ406により、バス使用権制御手段52が実現されている。

【0022】実施例4。また、図6は、図2のものに、バスのトレース情報を格納するための記憶手段としてのメモリ501と、メモリ501へのトレース情報の書き込みを行う度にアドレスがインクリメントされるメモリ501用アドレスカウンタを内蔵するメモリ制御ロジック502と、ソフトウェア等により任意に収集を行いたいトレース情報506の選択ができ、そのトレース情報の編集を行う選択編集手段としてのデータ編集ロジック503と、メモリ制御ロジック502から出力されるメモリ501のライト信号504をタイムアウト発生信号(TIMOUT)113によって制御することにより、タイムアウトエラー発生時点でメモリ501へのライト動作を不可能とするためのマスク用論理積ゲート505を付加したものである。なお、タイムアウト発生信号113はインバータ507を介して論理積ゲート505に入力される。すなわち、メモリ制御ロジック502のアドレスカウンタがメモリ501のアドレスを順次繰返し発生することにより、メモリ501には、新しいトレース情報が上書きされる形で常に最新のトレース情報がメモリ容量分格納されており、タイムアウトエラー発生時点で上書きが停止されることにより、タイムアウト発生までの一定量の情報が残る。従って、タイムアウト発生までのバスの情報を一定量収集することが可能となり、また収集情報を任意に選択できることにより、収集情報の種類を少なくすれば、より長い期間の情報を収集可能となる。ここで、上記メモリ制御ロジック502と論理積ゲート505及びインバータ507により記憶制御手段53が実現されている。

【0023】

【発明の効果】以上のように、この発明の請求項1に係るバス監視装置によれば、共通バス上のアクセス情報に基づき、バス要求に係わるアクセスの種類を判別する判

別手段と、判別したアクセスの種類に応じて予め定められた時間間隔でタイムアウトを検出するタイムアウト検出手段とを備えたので、アクセスの種類毎にタイムアウトの検出時間を変えることができ、高度アクセス時にタイムアウトが発生した場合においても速やかに検出可能とすることにより、バスの使用率の向上を図ることができる効果がある。

【0024】また、請求項2に係るバス監視装置によれば、タイムアウト発生時、タイムアウト発生の原因となる装置を共通バスから切り離すためのバス切り離し信号を発生するバス切り離し信号発生手段を備えたので、通常それぞれの装置によりバス切り離し処理が行われるシステムにおいても、タイムアウトエラー発生の原因となる装置のバス切り離しシーケンスが何らかの原因により異常をきたしバスの切り離しシーケンスが正常に働かない場合にも、第三者的立場により確実にバスから切り離すことで、異常をきたした装置がシステムに悪影響を及ぼすのを防ぎ、信頼性の向上を図ることができる効果がある。

【0025】また、請求項3に係るバス監視装置によれば、バスマスタが一定時間以上バスを占有することによりバス使用権優先順位の低い処理装置が一定時間バスの使用を待たされた場合、上記バスマスタのバス使用権を中断させるバス使用権制御手段を備えたので、バス使用権優先度の低い処理装置がバスの使用を一定時間以上待たされることがなくなることにより、バスの使用率の向上を図ることができる効果がある。

【0026】また、請求項4に係るバス監視装置によれば、共通バス上の情報を記憶するための記憶手段と、当該記憶手段に共通バス上の情報を順次更新しながら繰り返し書き込み、タイムアウト発生時に上記書き込みを停止する記憶制御手段を備えたので、タイムアウトエラー発生までの一定量のバス情報の収集が可能となり、プロトコルの誤りやアドレスの誤りなどにより引き起こされたタイムアウトエラーの解析に有効となる効果がある。

【0027】さらに、請求項5では、上記記憶手段に記憶する共通バス上の情報を選択、編集する選択編集手段を備えたので、収集情報を任意に選択でき、収集情報の種類を少なくすれば、より長い期間の情報が収集可能となる効果がある。

【図面の簡単な説明】

【図1】この発明によるバス監視装置を含む情報処理装置の全体構成図である。

【図2】この発明の実施例1のバス監視装置を示すブロック図である。

【図3】この発明の実施例1のタイムアウト検出のタイミングチャートである。

【図4】この発明の実施例2のバス監視装置を示すブ

ック図である。

【図5】この発明の実施例3のバス監視装置を示すブロック図である。

【図6】この発明の実施例4のバス監視装置を示すブロック図である。

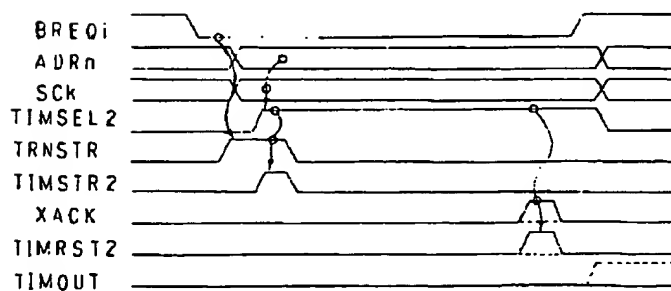
【図7】従来のバス監視装置を示すブロック図である。

【符号の説明】

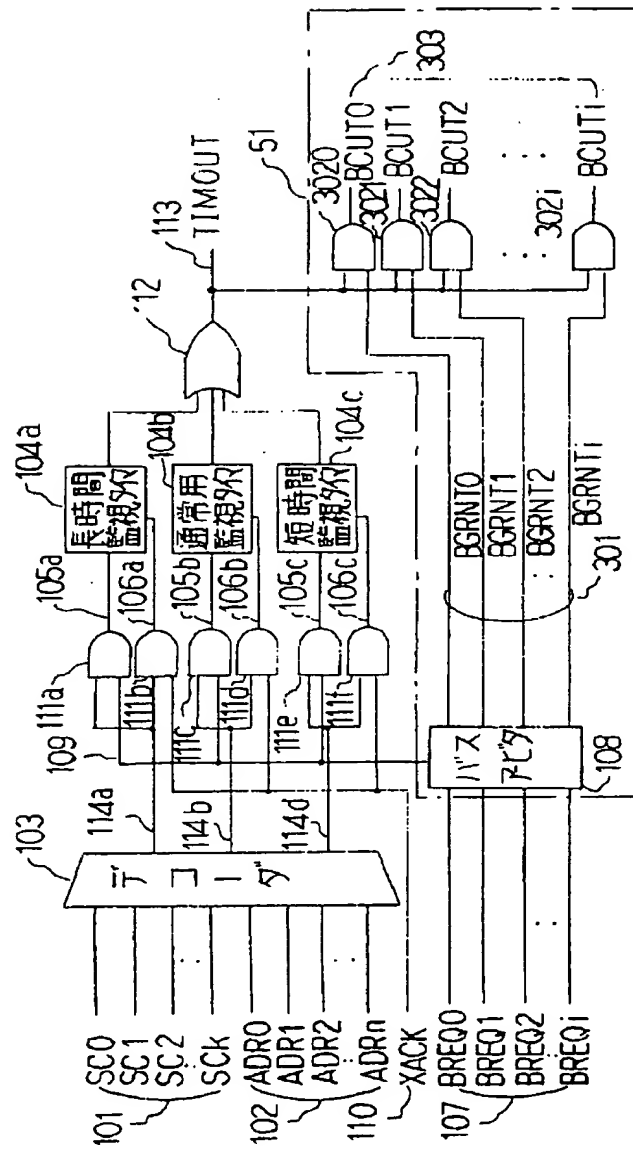
- 1 共通バス
- 3 応答エージェント
- 4 バス監視装置
- 21, 22 要求エージェント
- 50 タイムアウト検出手段
- 51 バス切り離し信号発生手段
- 52 バス使用権制御手段
- 53 記憶制御手段
- 101 転送タイプ信号
- 102 アドレス
- 103 デコーダ
- 104 a 長時間監視タイマ
- 104 b 通常用監視タイマ
- 104 c 短時間監視タイマ
- 105 a 長時間監視タイマ起動信号
- 105 b 通常用監視タイマ起動信号
- 105 c 短時間監視タイマ起動信号
- 106 a 長時間監視タイマリセット信号
- 106 b 通常用監視タイマリセット信号
- 106 c 短時間監視タイマリセット信号
- 107 バス要求信号
- 108 バスアービタ
- 109 転送開始通知信号
- 110 転送終了信号
- 111 a ~ 111 f 論理積ゲート
- 112 論理和ゲート
- 113 タイムアウト発生信号
- 114 a ~ 114 c タイマ選択信号
- 301 グラント信号
- 302 0 ~ 302 i 論理積ゲート
- 303 バス切り離し信号
- 401 待ち時間監視タイマ
- 402 待ち時間監視タイマ制御ロジック
- 403 起動信号
- 404 リセット信号
- 501 メモリ（記憶手段）
- 502 メモリ制御ロジック
- 503 データ編集ロジック（選択編集手段）
- 504 ライト信号
- 505 マスク用論理積ゲート
- 506 トレース情報

The diagram shows a timer circuit 50. On the left, there are two groups of inputs: 101 (SC0, SC1, SC2, SCk, ADR0, ADR1, ADR2, ADRn) and 110 (XACK). These inputs are connected to a decoder 103. The decoder 103 has two output groups: 114a (114a, 114b) and 114c (114c). The 114a outputs are connected to a set of comparators 109 (111a, 111b, 111c, 111d, 111e, 111f). The 114c output is connected to a bus 108. The bus 108 is also connected to a register 107 (BREQ0, BREQ1, BREQ2, BREQi) and a counter 108. The comparators 109 are connected to a set of timer blocks 104a, 104b, and 104c. The timer blocks 104a and 104b are labeled '長時間監視タイマ' (Long-time monitoring timer) and '通常用監視タイマ' (Normal monitoring timer) respectively. The timer block 104c is labeled '短時間監視タイマ' (Short-time monitoring timer). The outputs of the timer blocks 104a and 104b are connected to an OR gate 112, which produces the TIMOUT signal 113.

【图 3】

[illegible]

【図4】

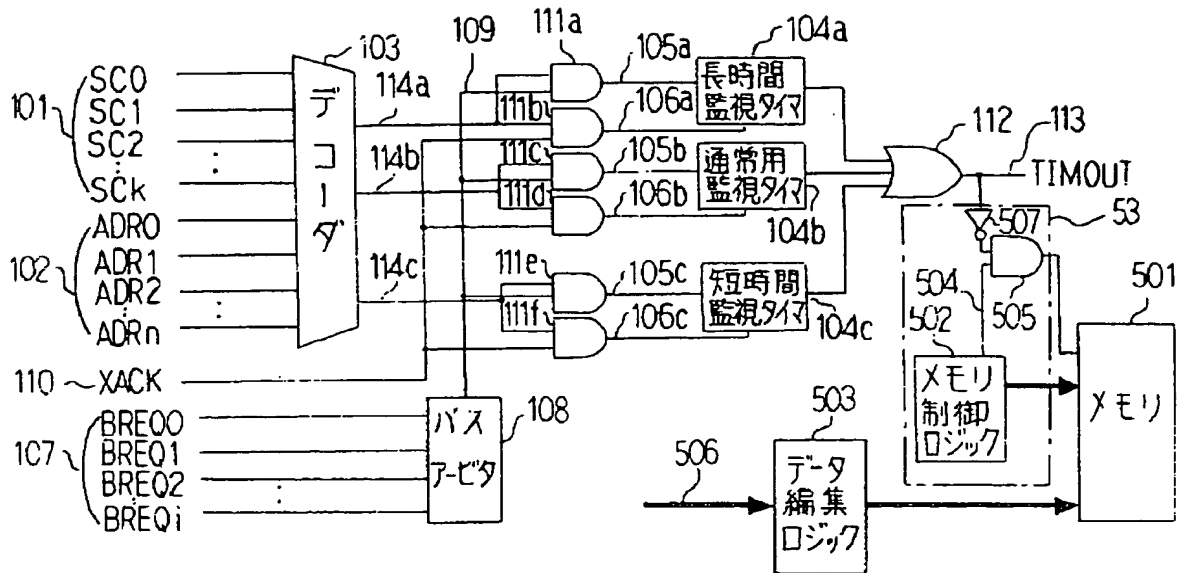


51; バス切り離し信号発生手段

[illegible]

52: バス使用権制御手段

【図 6】



53: 記憶制御手段